

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-269065  
 (43)Date of publication of application : 29.09.2000

(51)Int.CI. H01G 2/06  
 H01G 4/12  
 H05K 1/03  
 H05K 1/16

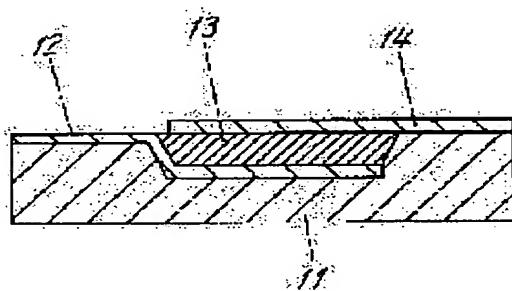
(21)Application number : 11-073346 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD  
 (22)Date of filing : 18.03.1999 (72)Inventor : INUZUKA ATSUSHI  
 HIMORI GOJI  
 SHIMOYAMA KOJI

## (54) CAPACITOR-WIRING SUBSTRATE AND ITS MANUFACTURING METHOD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve the accuracy in a capacitance value by providing a dielectric on the upper surface of a first electrode in the recessed part of a substrate and providing a second electrode while being separated from the first electrode on the upper surface of the substrate so that it can be electrically connected to the dielectric.

**SOLUTION:** In the capacitor-wiring board, a substrate 11 with a recessed part is composed of 1.5–2.5 wt.% TiO<sub>2</sub>, 1.5–2.5 wt.% MnO<sub>2</sub>, and 0.5–4.0 wt.% Si and alumina. A first electrode 12 that is made of either one of Pd, Pt, or Pt-Pd alloy is provided from the upper surface of the substrate 11 to the inside of the recessed part. Also, a dielectric 13 is provided so that the first electrode 12 in the recessed part of the substrate 11 can be covered. In the dielectric 13, a second electrode 14 that is electrically connected is provided on the upper surface of the substrate 11 being separated from the first electrode 12. The measurement result of the dielectric constant of the substrate 11 is 7.2, thus obtaining an insulation substrate with a lower dielectric constant than 96 alumina substrate (dielectric constant: 9.3) and hence improving the high-frequency characteristics of the capacitor-wiring board.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-269065  
(P2000-269065A)

(43) 公開日 平成12年9月29日 (2000.9.29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコート(参考)
H 01 G 2/06		H 01 G 1/035	E 4 E 3 5 1
4/12	3 9 1	4/12	3 9 1 5 E 0 0 1
H 05 K 1/03	6 1 0	H 05 K 1/03	6 1 0 D
1/16		1/16	D

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-73346

(22) 出願日 平成11年3月18日 (1999.3.18)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 犬塚 敦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(73) 発明者 植森 剛司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

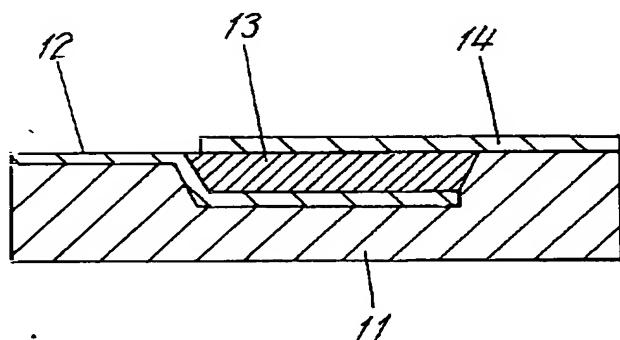
(54) 【発明の名称】 コンデンサ配線基板およびその製造方法

(57) 【要約】

【課題】 本発明は、高周波特性に優れた、容量値の精度の高いコンデンサ配線基板およびチップコンデンサを得ることを目的とするものである。

【解決手段】 凹部を有する基板11の上面から凹部内にかけて第1の電極12を設け、基板11の凹部内に誘電体13を有し、この誘電体13と電気的に接続するよう第2の電極14を備えるものである。

- 11 基板  
12 第1の電極  
13 誘電体  
14 第2の電極



## 【特許請求の範囲】

【請求項1】 四部を有する1.5～2.5wt%のTiO<sub>2</sub>、1.5～2.5wt%のMnO<sub>2</sub>、0.5～4.0wt%のMnO<sub>2</sub>、0.5～4.0wt%のSiおよびアルミナからなる基板と、この基板の上面から前記四部内にかけて設けられたPd、PtまたはPd-Pt合金のいずれか一つからなる第1の電極と、前記基板の凹部内の前記第1の電極と電気的に接続するように設けられた誘電体と、この誘電体と電気的に接続するように前記基板の上面に前記第1の電極と離間して設けられた第2の電極とからなるコンデンサ配線基板。

【請求項2】 1.5～2.5wt%のTiO<sub>2</sub>粉末、1.5～2.5wt%のMnO<sub>2</sub>粉末、0.5～4.0wt%のSi粉末およびアルミナ粉末を含むグリーンシートを形成する第1工程と、この第1工程で得られたグリーンシートにPd、PtまたはPd-Pt合金のいずれか1つのペーストから第1の電極パターンを印刷する第2工程と、この第2工程で得られた第1の電極パターンを有するグリーンシートの第1の電極パターンを有する面に成形型による凹部を形成した成形体を得る第3工程と、この第3工程で得られた成形体を焼成する第4工程と、この第4工程で得られた焼成した基板の凹部内に誘電体を形成する第5工程と、この第5工程で得られた誘電体と電気的に接続するように第2の電極を前記第1の電極と離間した前記焼成した基板に形成する第6工程とからなるコンデンサ配線基板の製造方法。

【請求項3】 第6工程により得られた第2の電極をトリミングする第7工程を備えた請求項2記載のコンデンサ配線基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、各種電子部品用いられるコンデンサ配線基板およびその製造方法に関するものである。

## 【0002】

【従来の技術】以下、従来のコンデンサ配線基板およびその製造方法について説明する。

【0003】図2は従来のコンデンサ配線基板の断面図である。

【0004】図において、96アルミナ等を1600℃前後で焼成した絶縁基板1の上に、第1の電極2とAg等の電極ペーストを印刷した後に850℃前後で焼成して形成する。この第1の電極2と重なる誘電体3を、誘電体ペーストを印刷して650℃前後で焼成して形成する。この誘電体3と重なる第2の電極4を電極ペーストを印刷焼成して形成した。

## 【0005】

【発明が解決しようとする課題】しかしながら、上記従来のものは、寸法が小さくなるにしたがって、絶縁基板1上への印刷精度が劣化するために、容量値の精度が劣

化するという課題を有していた。

【0006】本発明は、上記従来の課題を解決するもので、容量値の精度の優れたコンデンサ配線基板およびチップコンデンサを提供することを目的とするものである。

## 【0007】

【課題を解決するための手段】この課題を解決するためには本発明は、基板の凹部内の第1の電極の上面に誘電体を設け、この誘電体と電気的に接続するように基板の上面に第1の電極と離間して第2の電極を設けるものである。

## 【0008】

【発明の実施の形態】請求項1に記載の発明は、凹部を有する1.5～2.5wt%のTiO<sub>2</sub>、1.5～2.5wt%のMnO<sub>2</sub>、0.5～4.0wt%のSiおよびアルミナからなる基板と、この基板の上面から前記凹部内にかけて設けられたPd、PtまたはPd-Pt合金のいずれか一つからなる第1の電極と、前記基板の凹部内の前記第1の電極と電気的に接続するように設けられた誘電体と、この誘電体と電気的に接続するように前記基板の上面に前記第1の電極と離間して設けられた第2の電極とからなるもので、容量値を高精度にできるという作用を有するものである。

【0009】請求項2に記載の発明は、1.5～2.5wt%のTiO<sub>2</sub>粉末、1.5～2.5wt%のMnO<sub>2</sub>粉末、0.5～4.0wt%のSi粉末およびアルミナ粉末を含むグリーンシートを形成する第1工程と、この第1工程で得られたグリーンシートにPd、PtまたはPd-Pt合金のいずれか1つのペーストから第1の電極パターンを印刷する第2工程と、この第2工程で得られた第1の電極パターンを有するグリーンシートの第1の電極パターンを有する面に成形型による凹部を形成した成形体を得る第3工程と、この第3工程で得られた成形体を焼成する第4工程と、この第4工程で得られた焼成した基板の凹部内に誘電体を形成する第5工程と、この第5工程で得られた誘電体と電気的に接続するように第2の電極を前記第1の電極と離間した前記焼成した基板に形成する第6工程とからなるもので、容量値の精度の高いコンデンサ配線基板が得られるという作用を有する。

【0010】請求項3記載の発明は、請求項2記載の第6工程により得られた第2の電極をトリミングする第7工程を備えたもので、容量値の精度の高いコンデンサ配線基板が得られるという作用を有する。

【0011】(実施の形態1)以下、本発明の実施の形態1におけるコンデンサ配線基板について、図面を参照しながら説明する。

【0012】図1は本発明の実施の形態1におけるコンデンサ配線基板の断面図である。

【0013】図において、11は凹部を有する基板で、1.5~2.5wt%のTiO<sub>2</sub>、1.5~2.5wt%のMnO<sub>2</sub>、0.5~4.0wt%のSiおよびアルミナからなるものである。この基板11の上面から凹部内にかけてPd、PtまたはPt-Pd合金のいずれか一つからなる第1の電極12を設けている。また、基板11の凹部内の第1の電極12を覆うように誘電体13を設けている。この誘電体13は、第1の電極12と離間した基板11の上面で電気的に接続する第2の電極14を設けている。

【0014】以上のように構成されたコンデンサ配線基板について、以下にその製造方法を説明する。

【0015】まず、第1工程として、アルミナ：TiO<sub>2</sub>：MnO<sub>2</sub>：Siを93：1.5：1.5：4.0の重量比で混合した原料粉末とブチラール樹脂、可塑剤、溶剤を混合・分散して得られたスラリーからドクターブレード法によりグリーンシートを形成する。

【0016】次に、第2工程として、第1工程で得られたグリーンシートにPt電極ペーストを用いて第1の電極パターンをスクリーン印刷する。

【0017】次に、第3工程として、第2工程で得られた第1の電極パターンを有するグリーンシートの第1の電極パターンを有する面に成形型により、凹部を形成した成形体を得る。

【0018】次に、第4工程として、第3工程で得られたグリーンシートを緻密焼成した基板が得られる温度で焼成する。

【0019】次に、第5工程として、第4工程で得られた焼成体の凹部内の第1の電極上に誘電ペーストを印刷焼成する。

【0020】次に、第6工程として、第5工程で得られた誘電体と電気的に接続するように第1の電極と離間した基板上にAg電極ペーストを印刷焼成してコンデンサ配線基板を製造するものである。

【0021】このようにして得られた本実施の形態による試料1は、Pt電極とAg電極に挟まれた誘電体が、1.5~2.5wt%のTiO<sub>2</sub>粉末と1.5~2.5wt%のMnO<sub>2</sub>粉末と0.5~4.0wt%のSi粉末とアルミナ粉末から形成される基板上に形成される形で構成されるものである。

【0022】また、96アルミナ基板上に、従来の技術で説明した工程で電極、誘電体を形成して比較品1と比較する。これらの基板の誘電率を測定した結果比較して

(表1)に示す。

【0023】

【表1】

	基板誘電率
試料1	7.2
比較品1	9.3

【0024】(表1)より明らかなように、本実施の形態による試料1は、比較品1の96アルミナ基板より誘電率が低い絶縁基板を用いているために、高周波特性に優れることがわかる。

【0025】(実施の形態2)以下、本発明の実施の形態2におけるコンデンサ配線基板の製造方法について、図面を参照しながら説明する。

【0026】本実施の形態と実施の形態1におけるコンデンサ配線基板の製造方法と相違する点は、第7工程として、第6工程により得られた第2の電極の面積を修正するトリミング工程を備える点である。

【0027】以下に、本実施の形態で説明した第6工程のトリミング工程を備えたコンデンサ配線基板(試料2)と従来の技術で説明したトリミング工程を含まないコンデンサ配線基板(比較品1)との容量値ばらつきについて、(表2)に示す。

【0028】

【表2】

	容量値ばらつき
試料2	±2.0%
比較品1	±3.2%

【0029】(表2)より明らかなように、試料2は、比較品1と比べて、容量値の精度が優れている。

【0030】

【発明の効果】以上のように本発明は、高周波特性の優れた容量値の精度の高いコンデンサ配線基板が得られるという効果を有する。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるコンデンサ配線基板の断面図

【図2】従来のコンデンサ配線基板の断面図

【符号の説明】

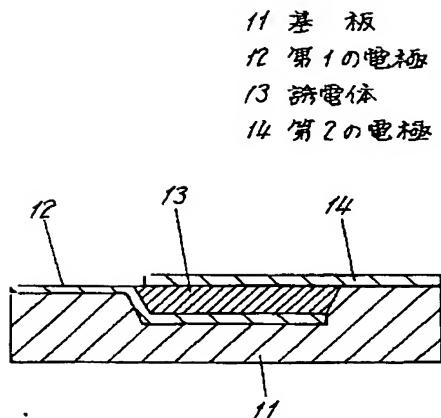
11 基板

12 第1の電極

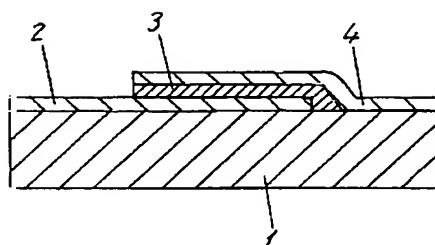
13 誘電体

14 第2の電極

【図1】



【図2】



---

フロントページの続き

(72)発明者 下山 浩司  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

F ターム(参考) 4E351 AA07 BB04 BB26 BB31 CC12  
CC22 DD05 DD20 DD21 DD41  
GG09  
5E001 AB06 AC09 AC10 AH00 AH01  
AJ01 AZ00